

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-086788

(43)Date of publication of application : 19.03.1992

(51)Int.Cl.

G09G 5/12

G06F 1/06

G06F 3/153

G09G 5/18

(21)Application number : 02-204124

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 30.07.1990

(72)Inventor : MATSUMOTO MASAYUKI  
TAKAHASHI NAOKI

## (54) MICROCOMPUTER

## (57)Abstract:

PURPOSE: To facilitate the use meeting designing of various systems by providing a means which can select a 1st clock and a 2nd clock of the frequency different from the frequency thereof.

CONSTITUTION: This microcomputer has the selecting means which selects the 1st clock and the 2nd clock of the frequency different from the frequency of the 1st clock and a means for controlling this means. The operation of a screen displaying means is executed by either of the two clocks; the 1st clock which operates a CPU or the 2nd clock of the frequency different from the frequency thereof. Then, the operating frequency of the screen displaying means is arbitrarily changed regardless of the operation frequency of the CPU. The changing over in a way as to allow the operation is executed in this way even if various clock oscillators are used. The microcomputer usable according to various systems is thus obt'd.

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision of  
rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2715179号

(45) 発行日 平成10年(1998) 2月18日

(24) 登録日 平成 9 年(1997)11月 7 日

(51) Int.Cl.<sup>9</sup>

G 0 9 G 5/18

識別記号

庁内整理番号

F I

G 0 9 G 5/18

技術表示箇所

請求項の数1(全 7 頁)

(21) 出願番号	特願平2-204124	(73) 特許権者	999999999 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
(22) 出願日	平成2年(1990) 7月30日	(72) 発明者	松本 誠之 兵庫県伊丹市瑞原4丁目1番地 三菱電 機株式会社北伊丹製作所内
(65) 公開番号	特開平4-86788	(72) 発明者	高橋 直樹 兵庫県伊丹市瑞原4丁目1番地 三菱電 機株式会社北伊丹製作所内
(43) 公開日	平成4年(1992) 3月19日	(74) 代理人	弁理士 河野 登夫
前置審査		審査官	伊藤 隆夫
		(56) 参考文献	特開 昭63-142453 (J P, A) 特開 昭58-106594 (J P, A) 特開 昭62-24292 (J P, A)

(54) 【発明の名称】 マイクロコンピュータ

1

(57) 【特許請求の範囲】

【請求項1】 外部から与えられた第1のクロックCKで動作するCPUと、表示画面に文字、記号等のキャラクタを表示させる画面表示手段とを備えたマイクロコンピュータにおいて、

入力されたクロックを水平同期信号にタイミングを合わせるべく制御する画面表示用クロック制御手段と、水平同期信号と同期がとれていない第1のクロックCKと該第1のクロックCKと周期が異なり、外部の画面表示用発振器にて生成された第2のクロックCK1とを選択して前記画面表示用クロック制御手段へ入力する第1のスイッチング手段と、

前記外部の画面表示用発振器にて生成された水平同期信号と同期がとれているクロックCK2と前記画面表示用クロック制御手段から出力されたクロックとを選択して画

2

面表示手段へ入力する第2のスイッチング手段と、外部の画面表示用発振器にて生成されたクロックであって、水平同期信号にタイミングを合わせる必要があるクロックCK1の場合には前記画面表示用クロック制御手段を介して同期したクロックを画面表示手段へ入力し、また同期をとる必要がないクロックCK2の場合には、画面表示用クロック制御手段を経ることなく画面表示手段へ入力するよう前記第1,第2のスイッチング手段を制御する手段とを備えたことを特徴とするマイクロコンピュータ。

【発明の詳細な説明】

【産業上の利用分野】

本発明はTV等の表示画面に文字、数字、記号等のキャラクタを表示させる画面表示機能を有するマイクロコンピュータに関する。

10

## 〔従来の技術〕

第5図は従来の画面表示機能を有するマイクロコンピュータの構成を示すブロック図である。このマイクロコンピュータは主にTVのチューナ制御を行い、付加的にTVの表示画面にチャンネル番号、音量レベル等のキャラクタ表示を行う画面表示機能を有している。図において1はCPUであり、主にチューナ制御を行い、外部のCPUクロック発振器4からのCPUクロックCKにより動作する。CPUクロック発生器4は水晶振動子を用いてなり、その出力を適宜分周してCPUクロックCKを生成する。CPUクロックCKは画面表示用クロック制御回路3にも与えられ、特定周期の水平同期信号に同期した画面表示用のクロックパルス10を生成する。生成されたクロックパルスは画面表示装置2に与えられ、画面表示装置2は与えられたクロックパルスにより表示位置を制御してTV等の表示画面にキャラクタを表示する。このように従来のマイクロコンピュータではCPUクロックCKでCPU及び画面表示装置2の双方を動作させていた。

## 〔発明が解決しようとする課題〕

しかしながら1つのクロック（CPUクロックCK）でCPU1と画面表示装置2とを動作させると、画面表示装置2の動作周波数がCPUクロックCKの周波数で制限されるので、TV等の表示画面にキャラクタを表示させる場合に、水平方向の表示位置を調節するのが困難になるという問題があった。即ち、画面表示装置2の動作クロックがCPUクロックCKにより制御されるので、クロックパルス数により水平方向の表示位置を定める場合、表示位置がクロックパルス数によって一定に定められてしまい、クロックパルス数が一定であると表示位置を左右に調節できないことになる。

また高品位TVで用いられる倍スキャン機能で文字表示を行いたい場合、従来のTVでは水平同期信号の周期が63.5 $\mu$ secであるのに対して高品位TVではその半分の31.25 $\mu$ secであるので、動作周波数を2倍にする必要がある。それにより画面表示機能を従来のTVと同様に用いることができるが、動作周波数がCPUクロックの周波数に制御され2倍にできない場合は、従来のTVの表示画面に表示されているキャラクタ数の半分以上高品位TVの表示画面に表示できないという問題が生じることになる。即ち水平同期信号の異なる様々なTVシステムに対応できないことになる。

本発明は斯かる事情に鑑みなされたものであり、画面表示装置の動作クロックとしてCPUクロック又は別の画面表示用発振器からのクロックを選択できると共に、種々のクロック発振器を用いても動作可能なように切換えることができ、様々なシステムに応じて使用できるマイクロコンピュータを提供することを目的とする。

## 〔課題を解決するための手段〕

本発明に係るマイクロコンピュータは、外部から与えられた第1のクロックCKで動作するCPUと、表示画面に

文字、記号等のキャラクタを表示させる画面表示手段とを備えたマイクロコンピュータにおいて、入力されたクロックを水平同期信号にタイミングを合わせるべく制御する画面表示用クロック制御手段と、水平同期信号と同期がとれていない第1のクロックCKと該第1のクロックCKと周期が異なり、外部の画面表示用発振器にて生成された第2のクロックCK1とを選択して前記画面表示用クロック制御手段へ入力する第1のスイッチング手段と、前記外部の画面表示用発振器にて生成された水平同期信号と同期がとれているクロックCK2と前記画面表示用クロック制御手段から出力されたクロックとを選択して画面表示手段へ入力する第2のスイッチング手段と、外部の画面表示用発振器にて生成されたクロックであって、水平同期信号にタイミングを合わせる必要があるクロックCK1の場合には前記画面表示用クロック制御手段を介して同期したクロックを画面表示手段へ入力し、また同期をとる必要がないクロックCK2の場合には、画面表示用クロック制御手段を経ることなく画面表示手段へ入力するよう前記第1、第2のスイッチング手段を制御する手段とを備えたことを特徴とする。

## 〔作用〕

本発明においては、画面表示手段の動作がCPUを動作させる第1のクロックCK、又はそれと周期が異なる第2のクロックCK1、若しくはCK2のいずれかで行われる。これによりCPUの動作周波数に無関係に画面表示手段の動作周波数を変えることができる。

## 〔実施例〕

以下、本発明をその実施例を示す地面に基づいて詳述する。第1図は本発明に係るマイクロコンピュータの構成を示すブロック図である。このマイクロコンピュータは主にTVのチューナ制御を行い、付加的にTVの表示画面にチャンネル番号、音量レベル等のキャラクタ表示を行う画面表示機能を有している。図において1はCPUであり、主にチューナ制御を行い、外部のCPUクロック発振器4で生成される第1のクロックたるCPUクロックCKにより動作する。CPUクロック発振器4は水晶振動子を用いてなり、その出力を適宜分周してCPUクロックCKを生成する。CPUクロックCKはスイッチング手段であるクロックパルス選択回路8aの一入力端子に与えられる。クロックパルス選択回路8aの他入力端子には外付けの画面表示用発振器5の第1発振器5aからのクロックである第1クロックパルスCK1が与えられる。

第1発振器5aは水晶振動子を用いたものであり、第1クロックパルスCK1を生成する。画面表示用発振器5は他にRC発振回路又はLC発振回路からなる第2発振器5bを有しており、第2発振器5bはクロックである第2クロックパルスCK2を生成する。クロックパルス選択回路8aの選択結果のクロックパルスは画面表示用クロック制御回路3に与えられ、特定周期の信号である表示用の水平同期信号との同期がはかられる。CPUクロック発振器4及

び第1発振器5aに用いられる水晶振動子は安定した周波数のクロックを発振できるが、発振を開始させるには水晶振動子に電圧印加後、クロック発生までにわずかの時間ずれが生じるので、通常発振を停止させずに用いる。このため、水晶振動子で生成されたクロックを後述する画面表示装置2の動作クロックとして用いる場合は、画面表示用クロック制御回路3に一旦入力して水平同期信号のタイミングに合わせて発振を開始するようなクロックパルス生成する必要がある。

生成されたクロックパルスはスイッチング手段であるクロックパルス選択回路8bの一端入力端子に与えられる。クロックパルス選択回路8bの他入力端子には画面表示用発振器5の第2発振器5bからの水平同期信号に同期させた第2クロックパルスCK2が与えられ、それらのいずれかを切替える。その選択結果のクロックパルスは画面表示装置2の与えられ、与えられたクロックパルスを動作クロックとして画面表示装置2が動作する。

一方、CPU1はメモリ6に格納されたソフトウェアにより動作する。メモリ6には後述するレジスタ7に格納するデータが格納されており、CPU1を介して前記データがレジスタ7に与えられる。レジスタ7は例えば8ビットのレジスタであり、その例えば下位3ビットの値がクロックパルス選択回路8a,8bにCPU1の命令によって出力される。

このような構成とすることによりCPU1はCPUクロックCKで動作するが、画面表示装置2はCPUクロックCK又は外付けの画面表示用発振器5からのクロックパルスのいずれかをを用いても動作可能のようにソフトウェア的に選択可能になる。

即ちCPU1がメモリ6に格納されたソフトウェアに基づき、レジスタ7に命令を与え、レジスタ7から3ビットの選択信号がクロックパルス選択回路8a,8bに与えられる。

第2図はクロックパルス選択回路8a,8bの一例を示す回路図であり、レジスタ7から各クロックパルス選択回路8a,8bにはレジスタ7の下位3ビットが選択信号Ra,Rb,Rcとして与えられる。選択信号Raはクロックパルス選択回路8aのナンドゲート81aの一端及びインバータ9を介してクロックパルス選択回路8bのナンドゲート81b一端に与えられる。ナンドゲート81a,81bの他端には画面表示用発振器5からのクロックパルスが与えられており、選択信号Raが“1”のときにクロック選択回路8aが制御され、選択信号Raが“0”のときクロック制御回路8bが制御される。ナンドゲート81a,81bの出力はアンドゲート83a,83bの一端に与えられ、その他端にはインバータ82a,82bを介して選択信号Rb,Rcが各別に与えられている。また選択信号Rb,Rcはアンドゲート84a,84bの一端にも各別に与えられる。アンドゲート84aの他端にはCPUクロックCKが、またアンドゲート84bの他端には画面表示用クロック制御回路3の出力クロックパルスが与えられ

る。アンドゲート83a,84a,83b,84bの出力はノアゲート85a,85bに各別に与えられる。選択信号Rb及び同Rcが“1”の場合はアンドゲート84a,84b側の出力、即ちCPUクロック発振器4からのCPUクロックCKが選択され、この場合、選択信号Raの“1”,“0”に拘らず、CPUクロックCKが選択される。また選択信号Ra=1,Rb=0,Rc=1の場合、アンドゲート83a,84b側の出力、即ち画面表示用発振器5の第1発振器5aからの第1クロックパルスCK1が選択される。また選択信号Ra=0,Rc=0の場合は、アンドゲート83b側の出力、即ち画面表示用発振器5の第2発振器5bからの第2クロックパルスCK2が選択される。この場合選択信号Rbの“1”,“0”に拘らず、第2クロックパルスCK2が選択される。以上のことを第1表にまとめて示す。

第 1 表

	Ra	Rb	Rc
CPUクロックCK	—	1	1
第1クロックパルスCK1	0	—	0
第2クロックパルスCK2	1	0	1

このようにレジスタ7内の値により、CPUクロックCK又は外部の画面表示用発振器5のクロックを選択できると共に、さらに画面表示用の2種のクロック（水晶振動子又はRC,LC発振回路）を選択できることになる。

第3図は画面表示用発振器5として水晶振動子を用いた第1発振器5aが選択された場合のブロック図であり、水晶振動子は前述した如く停止させずに用いるので画面表示用クロック制御回路3に一旦入力し、水平同期信号のタイミングに合わせて発振を開始するようにする。

第4図は画面表示用発振器5としてRCまたはLC発振回路を用いた第2発振器5bが選択された場合のブロック図であり、RC又はLC発振回路の場合はクロック信号を開始させても直ちにクロックパルスを生成することができるので、画面表示用クロック制御回路3に入力する必要がなく、直接画面表示装置3の動作クロックに用いることができる。

このようにクロックパルス選択回路8a,8bを取付けることにより、CPUクロックCKの周波数に束縛されることがなくなり、画面表示装置2の動作クロックには、画面表示用発振器5のクロックを用いることができ動作周波数を容易に変更することができる。

またクロックパルス選択回路を画面表示用クロック制御回路の前後に設けることにより、画面表示用発振には水晶振動子、RC発振回路、LC発振回路のいずれでも使用可能である。さらに画面表示装置2の動作クロックとしてCPUクロックを選択しても動作できるので、その場合、画面表示用発振器を外付けする必要がなくなり、ピン数を少なくすることができる。

この発明のマイクロコンピュータを用いることによ

10

20

30

40

50

り、TVのシステム設計者は画面表示装置の動作クロックのバース発生源を幾通りにも選択できることになる。

〔発明の効果〕

以上の如く本発明にあっては水平同期信号にタイミングを合わせるべく制御する画面表示用クロック制御手段と、第1,第2のスイッチング手段と、これら両スイッチング手段を制御する手段とを備えるから、外部において用いる発振器として同期、非同期の如何を問わず用いることが可能となり、発振器の適用範囲が広く、また画面表示用クロック制御手段は表示用クロック入力波形が水平同期信号と同期がとれていない場合にも、これらを同期させる機能を備えるから、様々な発振周波数にも対応が可能であり画面表示の自由度を高くすることが可能と\*

なり、様々なシステムの設計に応じた適用が可能となる等、本発明は優れた効果を奏する。

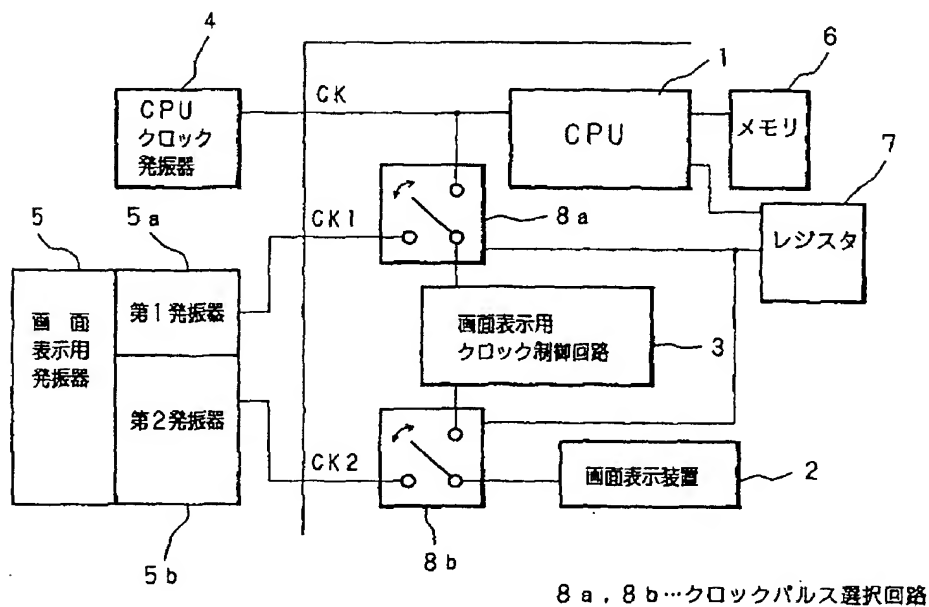
〔図面の簡単な説明〕

第1図は本発明に係るマイクロコンピュータの構成を示すブロック図、第2図はクロックバース選択回路の構成を主に示すブロック図、第3図、第4図はクロックバース選択回路が画面表示用発振器を選択したときの構成を示す図、第5図は従来のマイクロコンピュータの構成を示すブロック図である。

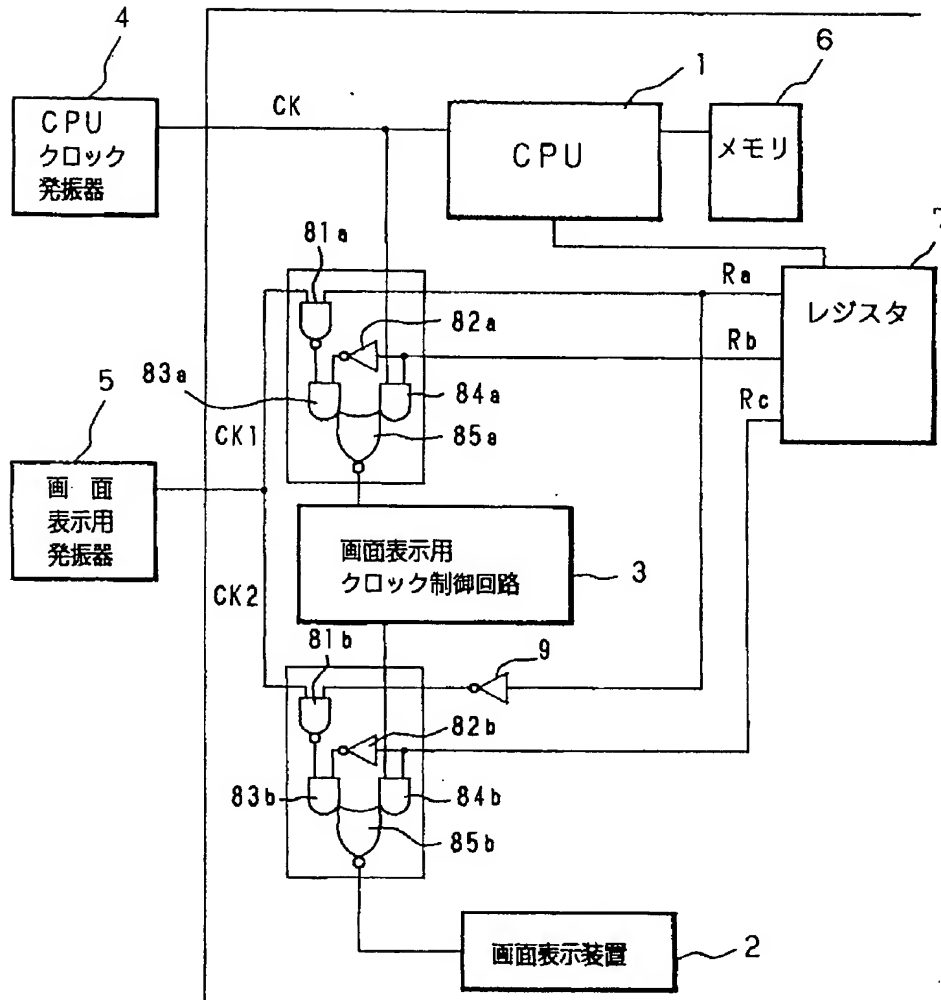
1……CPU、2……画面表示装置、4……CPUクロック発振器、5……画面表示用発振器、8a,8b……クロックバース選択回路

なお、図中、同一符号は同一、又は相当部分を示す。

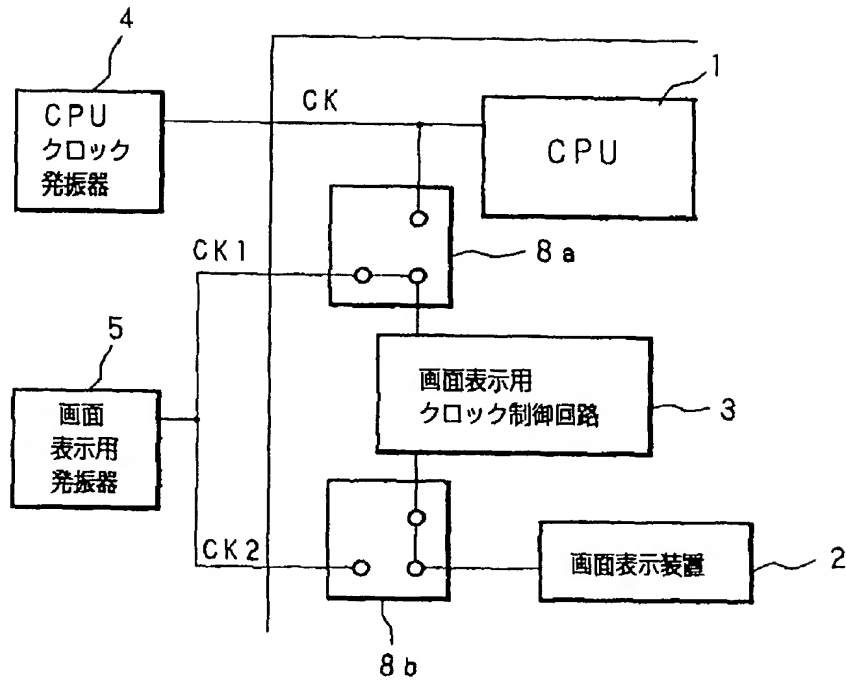
〔第1図〕



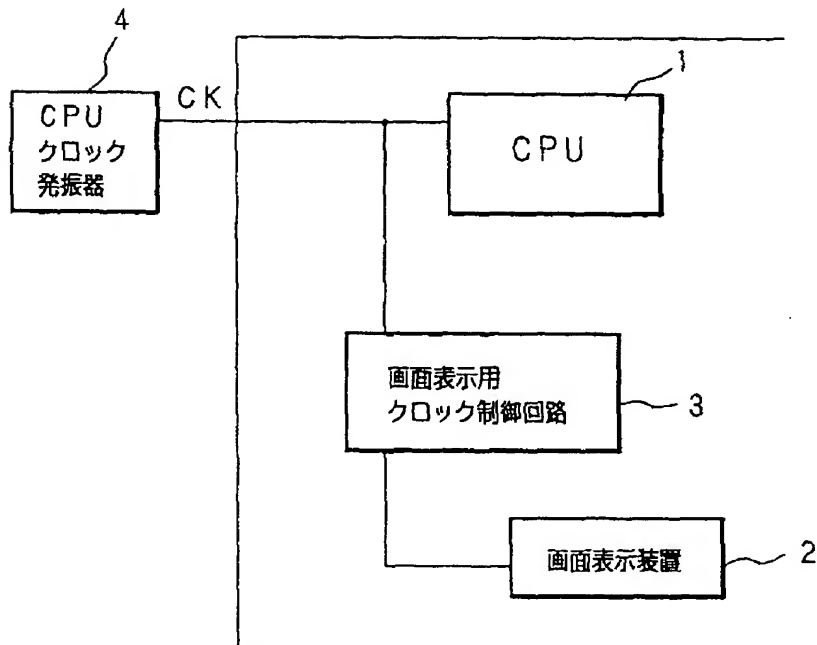
【第2図】



【第3図】



【第5図】



〔第4図〕

